

UČNI NAČRT PREDMETA/COURSE SYLLABUS

Predmet: Digitalna tehnika
Course title: Digital Systems

Študijski programi in stopnja

Aplikativna elektrotehnika, prva stopnja, visokošolski strokovni

Študijska smer

Avtomatika (smer)

Letnik

2. letnik

Semestri

Zimski

Univerzitetna koda predmeta/University course code:

64617

Predavanja	Seminar	Vaje	Klinične vaje	Druge oblike študija	Samostojno delo	ECTS
45		30			75	6

Nosilec predmeta/Lecturer:

Tadej Kotnik

Vrsta predmeta/Course type:

Obvezni- strokovni/compulsory professional

Jeziki/Languages:

Predavanja/Lectures:

Slovenščina

Vaje/Tutorial:

Slovenščina

Pogoji za vključitev v delo oz. za opravljanje študijskih obveznosti:

Pogoj za vključitev v opravljanje študijskih obveznosti pri predmetu je vpis v 2. letnik visokošolskega strokovnega študijskega programa 1. stopnje Aplikativna elektrotehnika.

Prerequisites:

A prerequisite for attending the course is the enrollment into the 2nd year of the 1st cycle professional study programme Applied Electrical Engineering

Vsebina:

Številski sistemi in kode: številski sistemi, kode in kodiranje, odkrivanje in odpravljanje napak.

Booleova algebra: izjave in Booleove spremenljivke, operacije z izjavami, aksiomi in teoremi, načini dokazovanja teoremov.

Preklopne funkcije in logična vrata: oblike funkcij, metode poenostavljanja in pretvorbe med oblikami, Karnaughov diagram in pravilnostna tabela, logična vrata in vezja, hazard v logičnih vezjih, tehnološke izvedbe logičnih vezij in njihove lastnosti, tehnologija CMOS.

Kombinacijska vezja: kodirniki in dekodirniki, multiplexorji in demultiplexorji, primerjalniki, seštevalniki, množilniki, aritmetično-logične enote.

Računalniško podprto načrtovanje digitalnih struktur: minimizatorji, urejevalniki shematskih prikazov, simulatorji vezij, strojno opisni jeziki, sintetizatorji geometrije tiskanih vezij.

Sekvenčna vezja: spominske celice, pravilnostna in vzbujalna tabela, stabilizatorji preklopnikov, registri, števcji, pomikalni registri, krožni števcji, vzbujalne enačbe, tabela in diagram stanj, analiza in sinteza sekvenčnih vezij.

Content (Syllabus outline):

Number systems and codes: number systems, codes, encoding, error detection and correction.

Boolean algebra: propositional logic, Boolean variables, basic operations, derived operations, axioms and theorems, proofs of theorems.

Boolean functions and logic gates: representations, methods of simplification and conversion, Karnaugh map and truth table, logic gates and circuits, timing hazards, logic families and technologies and their characteristics, CMOS technology.

Combinational logic circuits: encoders and decoders, multiplexers and demultiplexers, comparators, adders, multipliers, arithmetic-and-logic units.

Computer-aided digital design: minimizers, schematic editors, circuit simulators, hardware description languages, PCB layout designers, IC layout designers.

Sequential logic circuits: latches and flip-flops, truth table and excitation table, switch debouncers, registers, counters, shift registers, ring counters, excitation equations, state table and state diagram, analysis and synthesis of sequential logic circuits.

Three-state buffers and buses: buffer, Schmitt-trigger buffers, three-state buffers, serial buses, parallel buses.

Tristanjski izravnavalniki in vodila: izravnavalnik, izravnavalnik s histerezo, tristanjski izravnavalniki in serijska vodila, tristanjski vmesniki in paralelna vodila. Programirljiva vezja: pomnilna mreža, ROM, PROM, EPROM, EEPROM, Flash, PLA, PAL, GAL, SRAM, DRAM, CPLD, FPGA. Uporaba strojno opisnega jezika za realizacijo kombina-cijskih in sekvenčnih vezij s CPLD in FPGA. Dodatne vsebine (podane v primeru razpoložljivega časa, a ne sodijo v izpitno snov): mikrokrmilniki, mikroprocesorji, analog-no-digitalni in digitalno-analogni pretvorniki, generatorji takta in urinih pulzov.	Programmable logic circuits: storage matrix, ROM, PROM, EPROM, EEPROM, Flash, PLA, PAL, GAL, SRAM, DRAM, CPLD, FPGA. Use of hardware description languages for implementation of combinational and sequential logic in CPLD and FPGA circuits. Additional topics (in case of spare time, but not required in exams): microcontrollers, microprocessors, analog-digital and digital-analog converters, clock generators.
--	---

Temeljna literatura in viri/Readings:

J. F. Wakerly. *Digital Design: Principles and Practices, 5th ed.* Pearson/Prentice Hall, 2017.
M. Morris Mano, M. D. Ciletti. *Digital Design, 6th ed.* Pearson/Prentice Hall, 2017.
W. Kleitz. *Digital Electronics, 9th ed.* Pearson, 2012.
C. Maxfield. *Bebop to the Boolean Boogie, 3rd ed.* Newnes, 2009.
G. Pucihar, T. Kotnik, M. Reberšek. *Digitalna tehnika: Zbirka rešenih nalog.* Založba FE in FRI, 2015.

Cilji in kompetence:

Spoznati teoretične osnove logičnega odločanja in pomnjenja v gradnikih digitalne tehnike. Pridobiti znanje za praktično načrtovanje, izdelavo in preizkušanje gradnikov in vezij digitalne tehnike.

Objectives and competences:

To gain the basic theoretical understanding of functioning of digital logic. To acquire the knowledge and basic experience of practical design, implementation and testing of digital logic and circuits.

Predvideni študijski rezultati:

Po uspešno opravljenem predmetu bodo študenti zmožni:

- opisati osnovne kombinacijske in sekvečne digitalne strukture;
- pojasniti delovanje teh struktur;
- opisati to delovanje v strojno opisnem jeziku VHDL;
- prepoznati napake v tem delovanju;
- odpraviti osnovne med temi napakami;
- izbrati najugodnejšo izvedbo digitalne strukture upoštevajoč zahteve oziroma omejitve obsežnosti in ekonomičnosti;
- načrtovati zgradbo kombinacijskih in sekvečnih digitalnih struktur z metodami abstraktne in strukturne sinteze;
- uporabljati osnovne klasične in sodobne računalniško podprte metode in orodja za simulacijo in optimizacijo načrtovanih struktur;
- izdelati prototip načrtovane strukture v obliki tiskanega vezja;
- preizkusiti tak prototip.

Intended learning outcomes:

After successful completion of the course, students will be able to:

- describe the basic combinational and sequential structures of digital circuits;
- explain the functioning of such structures;
- describe this functioning in the VHDL hardware description language;
- detect flaws in such functioning;
- eliminate the basic among such flaws;
- choose the optimal design of a digital structure, taking into account the requirements of size and cost;
- design combinational and sequential circuits using the methods of abstract and structural synthesis;
- utilize the basic classical and modern computer-based methods and tools for simulation and optimization of digital structures;
- build a prototype of the designed structure in the form of a printed circuit board;
- test the functioning of such a prototype.

Metode poučevanja in učenja:

Predavanja z vključenimi primeri reševanja nalog za poglobljanje razumevanja teoretičnih osnov, laboratorijske vaje za pridobivanje sa-mostojnih praktičnih izkušenj z načrtovanjem, realizacijo in preizkušanjem digitalnih vezij.

Learning and teaching methods:

Lecture classes with examples of problem solving to illustrate the theoretical concepts, laboratory work for acquisition of practical skills in design, implementation and testing of digital logic circuits.

Načini ocenjevanja:

Delež/Weight Assessment:

Način: laboratorijske vaje, pisni izpit, ustni izpit. Ocena 5 je negativna, ocene od vključno 6 do 10 so pozitivne. Pogoji za opravljanje izpita je pozitivna ocena laboratorijskih vaj ($50 \leq L \leq 100$), pisni izpit pa študent opravi, če zbere vsaj polovico točk ($50 \leq P \leq 100$). V tem primeru se določi izhodišče za končno oceno (I), $I = (2P + L)/3$, iz katerega sledi predlog končne ocene pri predmetu (K): • $90 < I \leq 100$: K = 10 • $80 \leq I \leq 90$: K = 9 • $70 \leq I < 80$: K = 8 • $60 \leq I < 70$: K = 7 • $50 \leq I < 60$: K = 6 Pri $50 \leq P < 67$ je obvezen ustni zagovor izpita, študent pa z uspešnim zagovorom potrdi oceno K. Pri $67 \leq P \leq 100$ študent izbira med vpisom predlagane ocene K in ustnim zagovorom, s slednjim pa lahko končno oceno tako izboljša kot poslabša.		Components: lab work, written examination, oral examination. The grade 5 is negative, positive grades range from 6 to 10. The necessary condition for entering the written examination is a positive grade in lab work ($50 \leq L \leq 100$), and written exam is passed if half or more points are gained ($50 \leq P \leq 100$). If these requirements are met, a tentative basis for the final grade (K) is determined as follows: $I = (2P + L)/3$, • $90 < I \leq 100$: K = 10 • $80 \leq I \leq 90$: K = 9 • $70 \leq I < 80$: K = 8 • $60 \leq I < 70$: K = 7 • $50 \leq I < 60$: K = 6 For $50 \leq P < 67$, the written exam is followed by a verbal one, and with adequate understanding demonstrated, the student gets the grade K. For $67 \leq P \leq 100$, the student chooses between accepting grade K and attending the verbal exam, where based on the adequacy of demonstrated understanding, grade K can be confirmed, reduced or increased.
ocena vaj	33,33 %	lab work grade contributes
ocena izpita ustni zagovor lahko oceno potrdi, izboljša ali poslabša	66,67 %	exam grade to the final grade; verbal exam can result in confirmation, reduction or increase of the grade

Reference nosilca/Lecturer's references:

1. **KOTNIK, Tadej**, MIKLAVČIČ, Damijan. Second-order model of membrane electric field induced by alternating external electric fields. *IEEE transactions on bio-medical engineering*, 2000, vol. 47, no. 8, str. 1074-1081.
2. FLISAR, Karel, PUC, Marko, **KOTNIK, Tadej**, MIKLAVČIČ, Damijan. Cell membrane electroporation with arbitrary pulse waveforms. *IEEE engineering in medicine and biology magazine*, 2003, vol. 22, no. 1, str. 77-81.
3. REBERŠEK, Matej, MARJANOVIČ, Igor, BEGUŠ, Samo, PILLET, Flavien, ROLS, Marie-Pierre, MIKLAVČIČ, Damijan, **KOTNIK, Tadej**. Generator and setup for emulating exposures of biological samples to lightning strokes. *IEEE transactions on bio-medical engineering*, 2015, vol. 62, no. 10, str. 2535-2543.
4. **KOTNIK, Tadej**. *Digitalne strukture: Učno gradivo s predavanj*. Ljubljana: Fakulteta za elektro-tehniko, 2010. (<http://lbk.fe.uni-lj.si/pdfs/DS-Predavanja.pdf>)
5. PUCI HAR, Gorazd, **KOTNIK, Tadej**. *Digitalne strukture: Zbirka rešenih nalog*. Ljubljana: Založba FE in FRI, 185 str., 2011.